

PUB. NO.: 54-095183 [JP 54095183 A]
PUBLISHED: July 27, 1979 (19790727)
INVENTOR(s): ODATE MITSUO
APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or Corporation), JP (Japan)
APPL NO.: 53-003125 [JP 783125]
FILED: January 13, 1978 (19780113)
INTL CLASS: [2] H01L-025/10
JAPIO CLASS: 42.2 (ELECTRONICS — Solid State Components)
JOURNAL: Section: E, Section No. 141, Vol. 03, No. 117, Pg. 127,
September 29, 1979 (19790929)

ABSTRACT

PURPOSE: To reduce the distortion applied to an element when an electrode is brought into contact with the element by pressure, by interposing a powder metallic layer with a particle diameter below 2.μm.

CONSTITUTION: A powder layer 7 with approximately 0.5 mm thickness is generated on the capacity bottom face of base electrode 2 and case 3. Element 1 is put on layer 7 so that electrode 13b may be at the top. Insulating ring 5 is inserted to leading-out electrode 4, and plate spring 6 is inserted. After that, the pressure over three times as large as the spring force of plate spring 6 is applied to solidify layer 7; and after the plate spring is fixed by a protrusion, a device is completed by welding and connection. In this structure, since powder layer 7 becomes a pressure buffering materials and the warp of element 1 is not reformed, element 1 is prevented from being affected by the distortion to a Si substrate and cracking. The thermal resistance and forward voltage drop are reduced.

⑥Int. Cl.³
H 01 L 25/10

識別記号 ②日本分類 99(S) C 21
 庁内整理番号 ④公開 昭和54年(1979) 7 月27日
 6741-5F

發明の数 1 未

(全 3 冊)

⑧ 加压接触形半导体装置

電機株式会社北伊丹製作所内
心出 願 人 三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

発明者 大館光雄
伊丹市瑞原4丁目1番地 三森

代理人 弁理士 森野信一
外1名

第 1 章

1. 発明の名称

加压聚酰胺形半导电装置

2. 特許請求の範囲

少なくとも1つのP-N接合を有する半導体は電子の内主面と主電極がそれぞれ加圧領域とされた時、加圧領域形状半導体領域において、加圧半導体は電子の少なくとも1つの主面と主電極との間に2個以下の粒子層をもつ付金層からなる付金金属層を介在させたことを特徴とする加圧領域形状半導体領域。

3. 免明の片断な証明

本説明は半導体素子の両主面に主電極をそれぞれ加圧駆使した前述の半導体装置に關し、府に半導体素子に加わるストレスを緩和せざるによりしに加圧駆使半導体装置に關するものである。

一般に、高出力の加圧駆使半導体装置に於いては、半導体素子と主電極（ペーサ電極）間の熱的、電氣的な熱抵抗値を小さくする必要がある。従来、これらの熱抵抗値を小さくする手段として

• **Yield**

は、半導体素子をつっペンして平固ぶ、エィ平
行置を小さくしたり、半導体素子と主電極との間
に柔かい金属膜を挿入し
たり、半導体素子と主電極間の圧縮力を大きくし
たりすることが行なわれている。

ところで、加圧熱融半導体装置においては、半導体素子として、少なくとも1つのPN接合を有する円板状のシリコン盤と、このシリコン盤と動電機接点の類似した金属膜又はモリブデン—ニッケル合金などの異種膜とをマニユークラなどハワード・ラングマーを用いて裏面から形成させた

よくそである、シリコン版のせりによるラフアップが原因生じていた。刷記半導体素子の電気特性を改善するためにはシリコン版と互持版の各々の材料の厚みの関係から互持版を薄くすることによりシリコン版のストレンスを軽減することができ、互持版を薄くすることにより版に対するせりを抑制することができる。したがって、このように互持版を薄くした状態で刷記半導体素子と主電極に互持版力を加えてこれらを加圧保持すると、刷記シリコン版のせりを矯正することになるため、逆にシリコン版へのストレンスが増大したり、シリコン版にラフアップが生じたりするという問題がある。

本發明はこのよりな点に鑑みてなされたもので、その目的とするところは半導体素子に加わるエトレスを緩和させることにあり半導体素子をシラフから保護することができるとも加圧密封形半導体素子を構成することにある。

本發明の他の目的は半導体素子と主電極間の熱的、電気的な接触抵抗を低減化することができることである。如座障形状半導体装置を提示することにある。

る銅からなる引出し電極、(5)ハイマシ板などの起
線リング、(6)パイパネ銅よりなるパイパネ、(7)新配
置支持板(12)と引出し電極(4)間に介在されて形成さ
れる銅箔金剛膜で、この銅箔金剛膜(7)は格子定数
 a を有する銅アモルフィスニウムからなり、厚さ出
し約1μmの新配銅アモルフィスニウムを水素中で還元
するか又は酸によるエッチングにより10μm程度の厚
さを除去したものである。

次に上記英海兵の半導体装置の取立てを説明する。まず、ベークス電極(2)とケークス(3)よりなる容器底面にアノードウム粉末を厚み0.5 mm 程度に敷いて粉末金属層(7)を形成する。次いで、半導体黒子(1)を電極(113a)が上、その反対面(12)が下になるように即配鉛英金属層(7)上に取置する。一方、引出し電極(4)に起線リング(5)を挿入し、その上、引出し電極(4)が凹面となるように挿入する。そして、このような引出し電極(4)を即配半導体黒子(1)上に取置する。しかるは、例えば即配圧レンスにて血バネ(6)のバネ力の3倍以上の圧力を即配引出し電極(4)および半導体黒子(1)を介してその

時間 昭和9-95183の
このようなる目的を達成するたぐひに、本発明は、
導体素子の一つの玉面と玉面との間に2mm
下の粒子層をもった粉末金属からなる粉末金属
を介在させて加压保持するようにして製造した
導体形状導体素子を特徴とするものである。以
て、図面を用いて本発明を詳細に説明する。

第1圖は本発明を加圧成形サイオードに用い
るときの一実施例を示す。矢印の一—図断面図である。

1 図において、(1)は半導体素子であり、この半導体素子(1)は図2図に示すように、PNN⁺型を有するシリコン基板(11)と、このシリコン基板(11)を保護するモリブデンからなる支持板(12)と、シリコン基板(11)と支持板(12)とを隔けているアルミニウム-アルミニウム-シリコン共晶層(13a)と、シリコン基板(11)の上面に形成されたアルミニウムからなる電極(13a)とから構成されている。(12)は外装引出し用の1つの主電極を構成する。(13)はこのベース電極(12)との接触面が付けられる鉄よりなるケース、(14)は電極(12)と異なる1つの主電極を構成する。

であるが新築金庫(17)に加えてそれをかたやる。
 のはブレンス匠を所定のバネカの範囲内に下げ、
 の状態で圧力を加えたままでナーヌ(13)の側面に
 つて突刺を設け、血バネ(6)を固定する。この固
 定は、セリヤン指輪、引出し電燈(12)外側リード

このように前述の半導体装置によると、半導体素子(1)とベース電極(2)との間に静電容量層(7)が介在されて加圧保持されるので、この静電容量層(7)は、前記半導体素子(1)に対して保護層として働く。したがって、半導体素子(1)の1つの主面に対して引張り電圧(4)から圧力が増えられた際に前記静電容量層(7)の動きにより半導体素子(1)のそりが矯正されることとなるので、この半導体素子(1)を焼結するシリコン層へのストレスが加わつたり、シランの発生を防ぐことが出来る。また、本発明者の実験によると、半導体素子(1)とベース電極(2)の接合による熱は、並行に前記主面下を流れる構造の比で小さくできることも同様に、前記図はその実験結果を示すものである。図3及び

において、炭素は炭素膜および炭素電圧下を、炭素は炭素膜中に用いる炭素アライユムの粒子をそれぞれ示し、その炭素は炭素膜と炭素電圧との関係を示す特性曲線であり、炭素は炭素電圧下と炭素との関係を示す特性曲線である。この図から明らかのように、炭素粒子は2.5μm以下にすることにより半導体素子(1)とベース電圧(2)との間の炭素膜および炭素電圧下を低下させることもできる。

なお、上述した炭素膜では、炭素膜を形成する炭素材料として2.5μm以下の粒子をもつたアライユムを用いる場合について示したが、この炭素材料としてはアライユム以外にニッケル、銅、金、白金、白金の合金などを用いることもできる。また、炭素膜はダイヤモンド以外に半導体素子に主電圧を加圧炭素する炭素のアイソトプなどにも適用できることは勿論である。

以上説明したように、本発明による炭素膜は半導体炭素に上れば、半導体素子と主電圧との間を2.5μm以下の粒子を有する炭素膜からなる

炭素膜を介在することによりこの炭素膜が半導体素子に対し炭素膜として働きをもち、半導体素子に加わる電圧を減少させることができるとともに、半導体素子と主電圧との間を炭素膜と炭素膜とが炭素電圧下を低下させることが可能である。

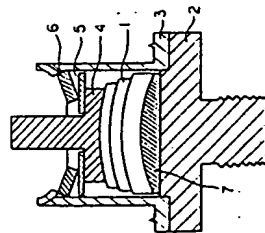
4. 図面の簡単な説明

第1図は本発明を加圧炭素膜ダイオードに用いたことの一実施例を示す炭素膜の一部断面図、第2図は第1図に示す半導体素子の詳細断面図、第3図は第1図に示す半導体素子の炭素膜と炭素膜とが炭素電圧下と炭素膜の粒子径との関係を示す図である。

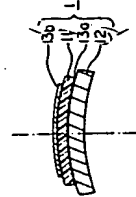
(1)・・・半導体素子、(2)・・・ベース電圧(主電圧)、(3)・・・ケース、(4)・・・引出し電極(主電極)、(5)・・・絶縁リング、(6)・・・図パネ、(7)・・・炭素膜。

代理人 重 野 隆 一(外1名)

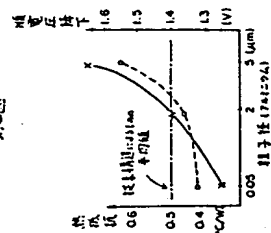
第1図



第2図



第3図



THIS PAGE BLANK (USPTO)